

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月18日

出 願 番 号

Application Number:

特願2002-209797

[ST.10/C]:

[JP2002-209797]

出 願 人

Applicant(s):

シャープ株式会社

2003年 6月10日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3045204

【書類名】 特許願

【整理番号】 181082

【提出日】 平成14年 7月18日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/02
H01L 21/205

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 佐々木 博司

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100062144

【弁理士】

【氏名又は名称】 青山 葆

【選任した代理人】

【識別番号】 100086405

【弁理士】

【氏名又は名称】 河宮 治

【選任した代理人】

【識別番号】 100084146

【弁理士】

【氏名又は名称】 山崎 宏

【選任した代理人】

【識別番号】 100122286

【弁理士】

【氏名又は名称】 仲倉 幸典

【手数料の表示】

【予納台帳番号】 013262

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208766

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 パーティクル除去装置

【特許請求の範囲】

【請求項 1】 大気中にある搬送部を通して搬入された基板に対して所定の処理を行う真空容器部を備えた処理装置のためのパーティクル除去装置であって

上記搬送部の一部を構成する待受け部に設けられ、上記基板の表面に生じた電荷を中性化する除電手段と、

上記真空容器部に設けられ、この真空容器部内に存在するパーティクルを静電気力によって吸着する帯電手段とを備えたことを特徴とするパーティクル除去装置。

【請求項 2】 請求項 1 に記載のパーティクル除去装置において、

上記除電手段は、上記基板の表面に生じた電荷の中性化を、上記基板から離間して設けられた電極からの放電によって行うことを特徴とするパーティクル除去装置。

【請求項 3】 請求項 1 に記載のパーティクル除去装置において、

上記帯電手段は、上記真空容器部内を移送される基板に対して離間して配置された金属板を有し、この金属板の帯電によって上記パーティクルを吸着することを特徴とするパーティクル除去装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明はパーティクル除去装置に関し、より詳しくは、大気中にある搬送部を通して搬入された基板に対して所定の処理を行う真空容器部を備えた処理装置のためのパーティクル除去装置に関する。この発明の適用対象となる処理装置としては、例えば半導体集積回路や液晶パネルなどの電子デバイスを製造するために用いられるスパッタ装置が挙げられる。

【 0 0 0 2 】

【従来の技術】

半導体集積回路や液晶パネルなどの電子デバイスの大型化、加工技術の微細化に伴い、その製造過程において、空気中の塵埃または薬液中の微細粒子等のパーティクルの存在は、それら電子デバイスの特性や収率を左右する。このため、パーティクルの除去は重要な課題である。例えば、半導体集積回路に例をとれば、回路上に形成されている金属配線間距離のデザインルールは $0.2\mu\text{m}$ から $0.1\mu\text{m}$ 程度、さらにはより微細な加工技術が要求されている。このような微細な回路においては、パーティクルのサイズは金属配線間距離と同程度またはそれより大きくなるので、製造工程中に半導体基板上にパーティクルが付着すると回路の短絡などの原因となり、収率（歩留まり）の低下を招くことになる。

【 0 0 0 3 】

例えば、半導体集積回路の製造工程で使用されるスパッタ装置は、高真空の真空容器内で不活性ガスのイオンを作り、ターゲットと基板との間に電圧を印加して、その電界により不活性ガスのイオンをターゲットに衝突させ、その反動で飛び出すターゲット材料の原子を基板上に堆積させ、基板上に所望の膜を生成するものである。この成膜過程で、衝突の反動で飛び出したターゲット材料の原子は、基板上のみならず、基板固定用の治具やその周辺部にも堆積する。このように基板以外に堆積したターゲット材料は、堆積が重なるとその膜が持つストレスにより剥離し、真空容器内にパーティクルとして浮遊するようになる。また、真空容器内に設けられた基板の搬送機構をはじめその他の可動部分の摩耗も、パーティクル発生の原因となるし、さらには、基板自体に付着して真空容器外部から持ち込まれたパーティクルも存在する。

【 0 0 0 4 】

そこで、図5に示すように、静電気を利用してパーティクルを除去するようにした成膜装置が提案されている（特開平6-252066号公報）。この成膜装置は、真空容器41、真空容器の内部に設けられた基板保持台42、集塵用基板43、集塵基板への帯電手段44、帯電手段に付随する帯電棒45を含む。さらに、排気口46、反応ガス導入ライン47、クリーニングガス導入ライン48、バルブ49およびその他（図示せず）から構成される。

【 0 0 0 5 】

この成膜装置では、導電体からなる集塵用基板 4 3 を真空容器 4 1 内に搬入し、基板保持台 4 2 上の所定の位置に設置した後、帯電手段 4 4 に付随する帯電棒 4 5 を伸ばして集塵用基板 4 3 に接触させて帯電させる。これとともに、反応ガス導入ライン 4 7 に合流するクリーニングガス導入ライン 4 8 を通して真空容器 4 1 内にガスを導入して、舞い上がった粉塵を帯電させた集塵用基板 4 3 に静電気力により吸着させる。この後、粉塵が吸着された集塵用基板 4 3 を真空容器 4 1 外に搬出する。このようにして、装置内の粉塵を除去する。その後、真空容器 4 1 内にデバイスを作製すべき基板を搬入して、成膜を行う。

【 0 0 0 6 】

【発明が解決しようとする課題】

しかしながら、上記特開平 6 - 2 5 2 0 6 6 号公報に記載の技術では、ガスを噴入して粉塵を舞い上げるので、粉塵は真空容器内全体に拡散する。しかし、帯電させた集塵用基板の面積は真空容器内壁の面積と比較して小さいために、集塵基板だけでは拡散した粉塵を全て除去し切れない可能性がある。また、帯電用電極を集塵用基板に接触させて帯電を行っているため、集塵用基板の表面に傷を付ける可能性があり、傷を付けることで新たなパーティクル発生の原因となりかねない。

【 0 0 0 7 】

また、真空容器の壁を貫通して帯電棒を移動させる機構を設けているため、集塵用基板を帯電させるための手段が複雑かつ大掛かりになり、設置コストがかさむ。加えて、ドライクリーニングを行うためには価格の高い支燃性ガスを使うことから、運用コスト面でも問題がある。

【 0 0 0 8 】

また、集塵用基板によって粉塵を吸着する集塵処理のために、本来の成膜処理を長時間停止させる必要があることから、装置の稼働率が低下するという問題がある。

【 0 0 0 9 】

そこで、この発明の課題は、処理装置の稼働率の低下を生ずることなく、真空容器部内のパーティクルを効果的に除去でき、しかも簡単かつ安価に構成できる

パーティクル除去装置を提供することにある。

【 0 0 1 0 】

【課題を解決するための手段】

上記課題を解決するため、この発明のパーティクル除去装置は、次のように構成される。すなわち、この発明のパーティクル除去装置は、大気中にある搬送部を通して搬入された基板に対して所定の処理を行う真空容器部を備えた処理装置に設けられる。そして、この発明のパーティクル除去装置は、上記搬送部の一部を構成する待受け部に設けられ、上記基板の表面に生じた電荷を中性化する除電手段と、上記真空容器部に設けられ、この真空容器部内に存在するパーティクルを静電気力によって吸着する帯電手段とを備えたことを特徴とする。

【 0 0 1 1 】

この発明のパーティクル除去装置では、搬送部の一部を構成する待受け部で、基板の表面に生じた電荷が除電手段によって中性化（除電）される。したがって、上記基板が真空容器部内に搬入されたとき、基板表面に対して、真空容器部内に存在するパーティクルが静電気力によって付着するのが効果的に防止される。しかも、真空容器部では、帯電手段によって、真空容器部内に存在するパーティクルが静電気力によって吸着されて、真空容器部内に浮遊しているパーティクルが効果的に除去されている。また、上記除電手段による基板表面の除電、上記帯電手段によるパーティクル吸着は、いずれも基板に対して非接触で行われ得る。そのようにした場合、基板表面から新たなパーティクルを発生させることもない。これらの結果、真空容器部内に浮遊しているパーティクルの数が低く抑えられる。したがって、上記基板を用いた製品の収率（歩留まり）が、従来に比して改善される。

【 0 0 1 2 】

また、この発明のパーティクル除去装置では、除電手段は、搬送部の一部を構成する待受け部、つまり大気圧下に設けられている。一方、帯電手段は真空容器部内のパーティクルを静電気力によって吸着する手段であるから、例えば帯電した金属板などによって構成され、可動部分を必要としない。したがって、この発明のパーティクル除去装置は、簡単かつ安価に構成される。この結果、設置コス

トが低く抑えられる。また、この発明のパーティクル除去装置では、パーティクル除去のためにクリーニングガスなどの材料を消費しないので、従来例に比して運用コストも低くなる。

【 0 0 1 3 】

また、上記除電手段による基板表面の除電、上記帯電手段によるパーティクル吸着は、いずれも処理装置の本来の処理を行いながら実行され得る。つまり、搬送部を通して基板を搬送し、この搬送部を通して搬入された基板に真空容器部で所定の処理を行いながら、実行され得る。したがって、パーティクル除去のために処理装置の本来の処理を停止させる必要が無い。したがって、この発明のパーティクル除去装置によれば、処理装置の稼働率の低下を招くことが無い。

【 0 0 1 4 】

一実施形態のパーティクル除去装置では、上記除電手段は、上記基板の表面に生じた電荷の中性化を、上記基板から離間して設けられた電極からの放電によって行うことを特徴とする。

【 0 0 1 5 】

この一実施形態のパーティクル除去装置によれば、上記除電手段による基板表面に生じた電荷の中性化（除電）が、上記基板とは非接触で行われる。したがって、基板表面から新たなパーティクルを発生させることがない。また、電極からの放電量（プラスイオンまたはマイナスイオンの量）を調節することによって、基板表面の電荷を首尾良く中性化できる。

【 0 0 1 6 】

一実施形態のパーティクル除去装置では、上記帯電手段は、上記真空容器部内を移送される基板に対して離間して配置された金属板を有し、この金属板の帯電によって上記パーティクルを吸着することを特徴とする。

【 0 0 1 7 】

この一実施形態のパーティクル除去装置によれば、上記帯電手段によるパーティクル吸着が、上記基板とは非接触で行われる。したがって、基板表面から新たなパーティクルを発生させることがない。また、処理装置の種類に応じて上記金属板の帯電の極性（プラスまたはマイナス）や帯電量を調節することによって、

上記真空容器部内に存在するパーティクルを効果的に吸着することができる。

【0018】

また、好ましいパーティクル除去方法は、大気中にある搬送部を通して搬入された基板に対して所定の処理を行う真空容器部を備えた処理装置のためのパーティクル除去方法であって、上記搬送部の一部を構成する待受け部で、上記基板の表面に生じた電荷を中性化する除電ステップと、上記真空容器部で、この真空容器部内に存在するパーティクルを静電気力によって吸着する帯電ステップとを備えたことを特徴とする。

【0019】

【発明の実施の形態】

以下、この発明を図示の実施の形態により詳細に説明する。

【0020】

図1は、本発明のパーティクル除去装置を適用した一実施形態のスパッタ装置1を、上方から見たときの構成を模式的に示している。

【0021】

このスパッタ装置1は、基板を搬送するための搬送部11と、圧力緩衝部12と、プロセスチャンバ13とを含む。圧力緩衝部12とプロセスチャンバ13とが真空容器部10を構成している。このスパッタ装置には、さらに、装置全体の制御を行う制御部、真空排気系統や電源、その他の装置が付随しているが、これらは本発明には直接関係しないので、図示はしていない。

【0022】

搬送部11は、成膜を行うべき基板を破線で示す矢印Aに沿って真空容器部10へ送り込み、成膜後の基板を破線で示す矢印Bに沿って真空容器部10から搬出する。具体的には、この搬送部11は、基板（デバイス基板）を装着したカセットが載置されるロードカセット部111と、基板を矢印Aの向き又は矢印Bの向きに搬送し得る搬送ベルト部112と、基板を真空容器部10に送り込む前に一時待機させるための待受け部113とを、図1における左から右へ向かう向きに順に備えている。待受け部113の上方には、基板表面に帯電した電荷を中性化する除電手段としてのイオナイザ114が配置されている。これらの搬送部1

1 の要素はいずれも大気圧下にある。なお、イオナイザ 1 1 4 については、後に詳細に説明する。

【 0 0 2 3 】

圧力緩衝部 1 2 は、大気圧下にある搬送部 1 1（待受け部 1 1 3）と真空状態にあるプロセスチャンバ 1 3 との間に、順にゲート（図示せず）を介して配置されたロードロックチャンバ（L O C） 1 2 1、バッファチャンバ（B U C） 1 2 2、およびクリーニングチャンバ（C L C） 1 2 3 を備えている。また、この圧力緩衝部 1 2 を構成する各チャンバ 1 2 1， 1 2 2， 1 2 3 内には、パーティクルを除去するための帯電手段 1 2 4 が設けられている。なお、帯電手段 1 2 4 については、後に詳細に説明する。

【 0 0 2 4 】

ロードロックチャンバ 1 2 1 は、待受け部 1 1 3 との境界に設けられた図示しないゲートを開いて基板を取り込み、基板を収納した状態で、図示しない真空排气系によって真空度が高められるようになっている。これにより、プロセスチャンバ 1 3 内を高真空に維持したまま、基板を真空容器部 1 0 に取り込むことができる。バッファチャンバ 1 2 2 は、プロセスチャンバ 1 3 内で 1 バッチで処理される枚数まで、基板を一定量蓄える。クリーニングチャンバ 1 2 3 は、エッチング機能を持ち、成膜直前の基板表面をエッチングしてクリーニングする。

【 0 0 2 5 】

プロセスチャンバ 1 3 は、この例では 4 箇所設けられた基板ホルダ（N o. 1 ～ N o. 4）を収容している。このプロセスチャンバ 1 3 内に取り込まれた基板は、ホルダ N o. 1 から N o. 4 へ移動する間にスパッタ処理を受けて、基板表面に成膜がなされる。成膜後の基板は圧力緩衝部 1 2 へ排出される。

【 0 0 2 6 】

図 2 は、図 1 中に示したイオナイザ 1 1 4 を待受け部 1 1 3 とともに、側方から見たときの構成を模式的に示している。このイオナイザ 1 1 4 は、それぞれイオンを発生させる複数個のイオン発生電極 3 1 と、これらのイオン発生電極 3 1 が取り付けられた水平に延びるイオナイザバー（棒状電極） 3 2 と、イオナイザバー 3 2 をイオナイザ筐体（詳細は図示せず）に取り付けるサポートバー 3 3 と

を備えている。各イオン発生電極 31 は、待受け部 113 で待機している基板 34 の表面と所定の距離だけ離間して対向している。また、このイオナイザ 114 は、一般に静電気チェッカと称される非接触式電荷測定器（図示せず）を備えている。この非接触式電荷測定器によって、基板表面上の帯電量を非接触で測定することができる。この測定された帯電量に基づき、照射すべきイオン量を決定する。各イオン発生電極 31 が発生したイオンは、基板 334 の表面全域に照射される。これにより、基板 34 には非接触で、基板表面の電荷を中性化、つまり除電することができる。

【0027】

なお、図 2 では、複数個のイオン発生電極 31 が交互にプラスイオンとマイナスイオンとを発生させるように描かれているが、これはイオナイザの構成の 1 例を示したにすぎず、イオンの発生のさせ方はこれに限定されるものではない。各イオン発生電極 31 から発生されるプラスイオンとマイナスイオンの量を調節して、基板表面の電荷を中性化できれば良い。

【0028】

図 3 は、図 1 中に示した圧力緩衝部 12 に設けられた帯電手段 124 を、上方から見たときの構成を模式的に示している。圧力緩衝部 12 は、各チャンバ 121, 122, 123 を構成する絶縁体（例えば石英ガラス）からなる側壁 12A, 12B を有している。これらの側壁 12A, 12B の外部は大気圧の下にあり、内部は真空状態にある。

【0029】

帯電手段 124 は、チャンバ側壁 12A, 12B の内面に沿って設けられた金属板からなる内側プレート電極 85B, 86B と、これらの内側プレート電極 85B, 86B に対向してチャンバ側壁 12A, 12B の外面に沿って設けられた金属板からなる外側プレート電極 85A, 86A と、DC（直流）電源 81, 82 と、各電源 81, 82 の正電圧端子（+）と外側プレート電極 85A, 86A とを接続する配線 83A, 84A と、チャンバ壁を気密に貫通して設けられ各電源 81, 82 の負電圧端子（-）と内側プレート電極 85B, 86B とを接続する配線 83B, 84B とを備えている。

【 0 0 3 0 】

内側プレート電極 8 5 B, 8 6 B と外側プレート電極 8 5 A, 8 6 A との間には静電容量が存在する。したがって、内側プレート電極 8 5 B, 8 6 B と外側プレート電極 8 5 A, 8 6 A との間に、一旦 DC 電圧を印加すれば、放電によって失われない限り、内側プレート電極 8 5 B, 8 6 B の帯電量（電荷）が維持される。したがって、帯電手段 1 2 4 を動作させるために、特に高電力を必要としない。

【 0 0 3 1 】

この例では、このような帯電手段 1 2 4 が、圧力緩衝部 1 2 を構成するロードロックチャンバ 1 2 1、バッファチャンバ 1 2 2、クリーニングチャンバ 1 2 3 ごとにそれぞれ設けられている。

【 0 0 3 2 】

上述のように、イオナイザ 1 1 4 は待受け部 1 1 3、つまり大気圧下に設けられている。一方、帯電手段 1 2 4 は可動部分を必要としない。したがって、これらからなるパーティクル除去装置は、簡単かつ安価に構成される。この結果、設置コストが低く抑えられる。また、パーティクル除去のためにクリーニングガスなどの材料を消費しないので、従来例に比して運用コストも低くなる。

【 0 0 3 3 】

図 4 の右欄、左欄は、それぞれこのスパッタ装置による「デバイス基板処理」、「集塵処理」の流れを示している。

【 0 0 3 4 】

(1) まず、図 4 の右欄に示す「デバイス基板処理」の流れを、図 1 を参照しながら説明する。この例では、半導体集積回路を作製するために、デバイス基板として例えば直径が 8 インチ（約 2 0 0 m m）のシリコンウエハが用いられる。

【 0 0 3 5 】

そのようなデバイス基板を所定の枚数、例えば 2 5 枚を洗浄して基板カセットに装着し、スパッタ装置のロードカセット部 1 1 1 にセットする。処理スタートの指令があると、真空状態にあった圧力緩衝部 1 2 のロードロックチャンバ（L

OC) 121が大気圧に昇圧されるが、大気圧になるまでの間、セットされた基板はそのままロードカセット部111で待機状態にある。

【0036】

ロードロックチャンバ121が大気圧になると、デバイス基板を1枚ずつ搬送ベルト部112により矢印Aの向きに待受け部113まで搬送する。この待受け部113でデバイス基板の位置決め調整を行うと同時に、待受け部113の上方に離間して設けられたイオナイザ114によって、デバイス基板に対して非接触で、所定の量のイオンを照射して、基板表面の帯電している電荷を中性化（除電）する。

【0037】

次に、除電されたデバイス基板を順次ロードロックチャンバ121内に送り、全てのデバイス基板がロードロックチャンバ121内に収納された後、ロードロックチャンバ121内を、大気圧から所定の圧力、例えば 2×10^{-5} Pa程度の圧力まで減圧する。所定の圧力まで減圧した後、デバイス基板を順次ロードロックチャンバ121からバッファチャンバ（BUC）122へ移動させる。バッファチャンバ122に収納されたデバイス基板は、クリーニングチャンバ123を通してクリーニングされ、プロセスチャンバ130の内部のホルダ（N0. 1～N0. 4）を経て、再びクリーニングチャンバ123を通してバッファチャンバ122に戻ってくる。このホルダN0. 1からN0. 4までを一巡する間に、スパッタ法により所定の金属薄膜がデバイス基板の表面に堆積される。

【0038】

金属薄膜の堆積が終り、全てのデバイス基板がバッファチャンバ122内に戻った後に、デバイス基板をロードロックチャンバ121に移動させる。その後、ロードロックチャンバ121内の圧力を真空状態から大気圧まで昇圧する。ロードロックチャンバ121内が大気圧になった後、デバイス基板を待受け部113に移し、さらに、搬送ベルト部112によって矢印Bの向きに搬送して、ロードカセット部111に置かれた基板カセットに順次戻す。

【0039】

このようにして、スパッタ装置によるデバイス基板処理を終了する。なお、各

工程での条件等は、通常の半導体集積回路の製造工程での条件と同じであり、詳細な記述は省略した。

【 0 0 4 0 】

(2) 次いで、図 4 の左欄に示す「集塵処理」について説明する。

【 0 0 4 1 】

スパッタ処理ではターゲットから金属系のパーティクルが多く発生する。一般的に言って、金属系のパーティクルは、真空中でプラスに帯電する傾向がある。

【 0 0 4 2 】

ここで、このスパッタ装置では、図 3 に示したように圧力緩衝部 1 2 の側壁 1 2 A, 1 2 B の内面に沿って金属板からなる内側プレート電極 8 5 B, 8 6 B が設けられ、常時、これらの内側プレート電極 8 5 B, 8 6 B がマイナス (-) に帯電されている。したがって、圧力緩衝部 1 2 の各チャンバ 1 2 1, 1 2 2, 1 2 3 内に浮遊しているパーティクル 9 0 の大部分は、マイナス (-) に帯電された内側プレート電極 8 5 B, 8 6 B がそれらのパーティクル 9 0 へ及ぼす静電気力によって内側プレート電極 8 5 B, 8 6 B に吸着される。この結果、搬送路 A, B に沿って搬送されるデバイス基板にパーティクルが付着するのを効果的に防止できる。

【 0 0 4 3 】

なお、内側プレート電極 8 5 B, 8 6 B の帯電量、つまり内側プレート電極 8 5 B, 8 6 B と外側プレート電極 8 5 A, 8 6 A との間に印加する電圧の大きさは、処理装置の種類、イオンの種類に応じて適宜決めれば良い。

【 0 0 4 4 】

さて、既述のように待受け部 1 1 3 でイオナイザ 1 1 4 を用いてデバイス基板の表面の電荷を中性化 (除電) すると、圧力緩衝部 1 2 内へ搬送されるデバイス基板の表面の帯電量は殆どゼロになっている。したがって、イオナイザ 1 1 4 を使わない場合に比して、真空容器部 1 0 内に存在するパーティクルが基板表面に静電気力によって付着するのを効果的に防止でき、真空容器部 1 0 内で基板表面に付着するパーティクル数を半数以下にすることができる。また、圧力緩衝部 1 2 の内部が帯電手段 1 2 4 によって常時集塵されていることから、真空容器部 1

0（圧力緩衝部12）内に浮遊しているパーティクルが効果的に除去されている。また、イオナイザ114による基板表面の除電、帯電手段124によるパーティクル吸着は、いずれも基板に対して非接触で行われる。したがって、基板表面から新たなパーティクルを発生させることもない。この結果、真空容器部10内に浮遊しているパーティクルの数が低く抑えられて、真空容器部10でのデバイス基板への新たなパーティクルの付着は極少なくなる。よって、パーティクルの許容基準を例えば20個／ウエハ以下とすると、従来に比べて、装置を長期間連続して稼働させることができる。これとともに、上記基板を用いた製品の収率（歩留まり）が、従来に比して改善される。

【0045】

さらに、本発明では、帯電手段によって圧力緩衝部12の内部のパーティクルを常時集塵しているので、「集塵処理」のために「デバイス基板処理」をわざわざ止める必要が無い。また、待受け部113のイオナイザ114はデバイス基板の表面の電荷を中性化する除電モードに固定され、モードを切り替える必要が無い。これらの結果、装置の処理能力（稼働率）を大幅に向上できる。

【0046】

また、本発明では、「集塵処理」のために、特別な作業を必要としない。従来例のように集塵基板を準備する必要もなく、集塵基板の購入費用、集塵基板の管理に要する時間及び費用を完全に削除することができる。

【0047】

本実施形態では、帯電手段124の内側プレート電極85B、86Bはそれぞれ1枚板（図3参照）として示したが、複数のセグメントに分割しても良く、その配置については、デバイス基板に接触しない限り特段の制約は無い。帯電手段124の内側プレート電極85B、86Bを帯電させる極性や帯電量は、除去すべきパーティクルの特性などに応じて設定すれば良い。

【0048】

また、帯電手段124の内側プレート電極85B、86Bを複数のセグメントに分割して設ける場合に、各セグメントの極性及び帯電量は、互いに独立して設定しても良く、相関を持たせて設定しても良い。

【0049】

また、本実施形態では、帯電手段124を真空容器部10の圧力緩衝部12に設けた場合について説明したが、これに限られるものではない。圧力緩衝部12に代えてプロセスチャンバ13に、または、圧力緩衝部12とプロセスチャンバ13との両方に設けても良い。帯電手段124の電極の個数及び配置などは、デバイス基板に接触しない限り特段の制約は無い。

【0050】

この実施形態では、本発明のパーティクル除去装置をスパッタ装置に適用した例について説明した。しかしながら、本発明のパーティクル除去装置は、スパッタ装置以外の真空容器部を有する他の処理装置、例えば減圧CVD装置、エッチング装置、イオン注入装置などにも同様に適用でき、同じ効果を奏する。さらには、半導体集積回路の製造工程に限らず、化合物半導体の製造工程、液晶パネルの製造工程等で使用される真空容器部を有する処理装置にも同様に適用でき、同じ効果を奏する。

【0051】

【発明の効果】

以上より明らかなように、この発明のパーティクル除去装置によれば、処理装置の稼働率の低下を生ずることなく、真空容器部内のパーティクルを効果的に除去できる。しかも、この発明のパーティクル除去装置は、簡単かつ安価に構成できる。

【図面の簡単な説明】

【図1】 この発明のパーティクル除去装置を適用した一実施形態のスパッタ装置を、上方から見たときの構成を模式的に示す図である。

【図2】 スパッタ装置に含まれたイオナイザを待受け部とともに、側方から見たときの構成を模式的に示す図である。

【図3】 上記スパッタ装置の圧力緩衝部に設けられた帯電手段を、上方から見たときの構成を模式的に示す図である。

【図4】 上記スパッタ装置による「デバイス基板処理」、「集塵処理」の流れを示す図である。

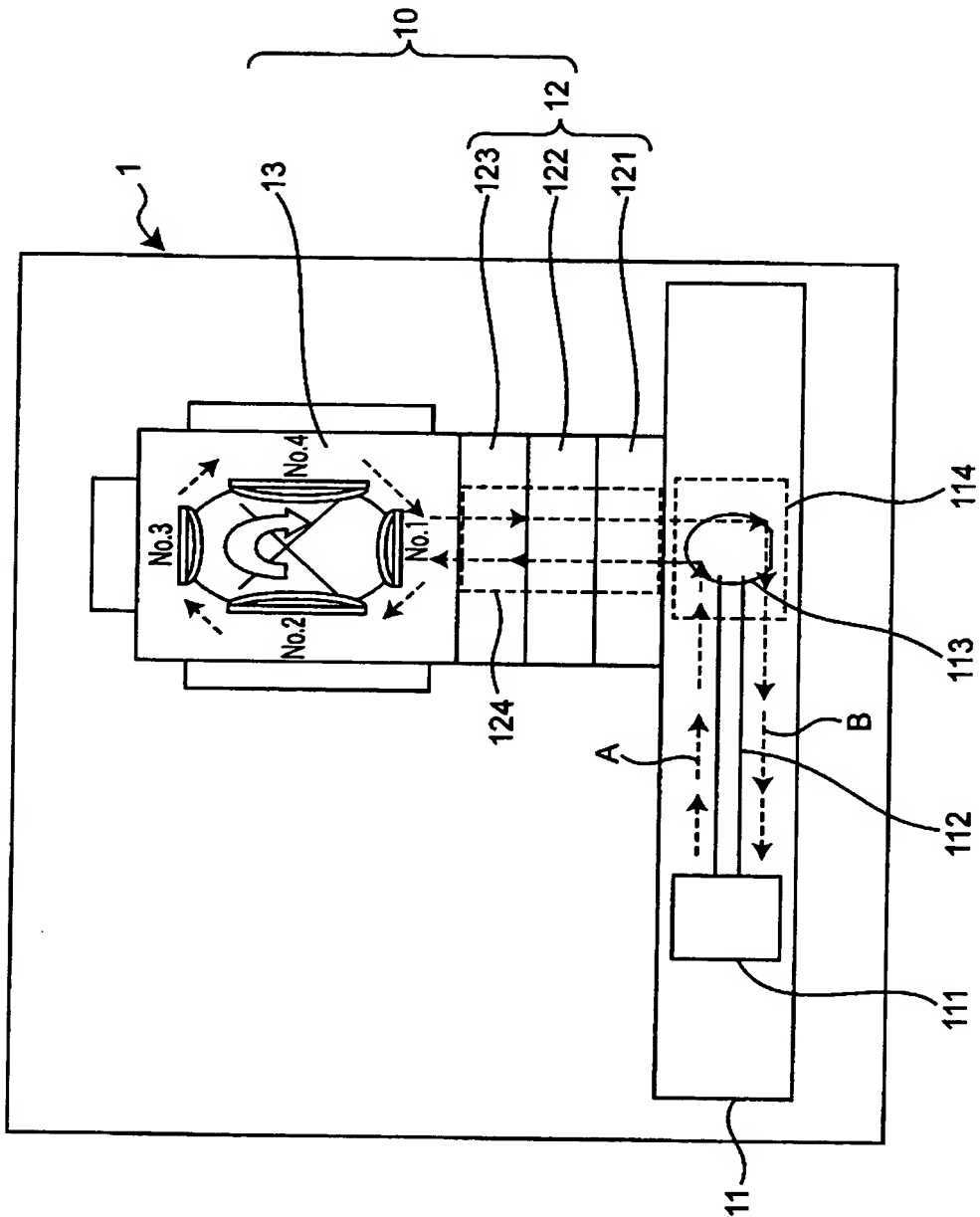
【図 5】 従来の成膜装置におけるパーティクル除去の仕方を説明する図である。

【符号の説明】

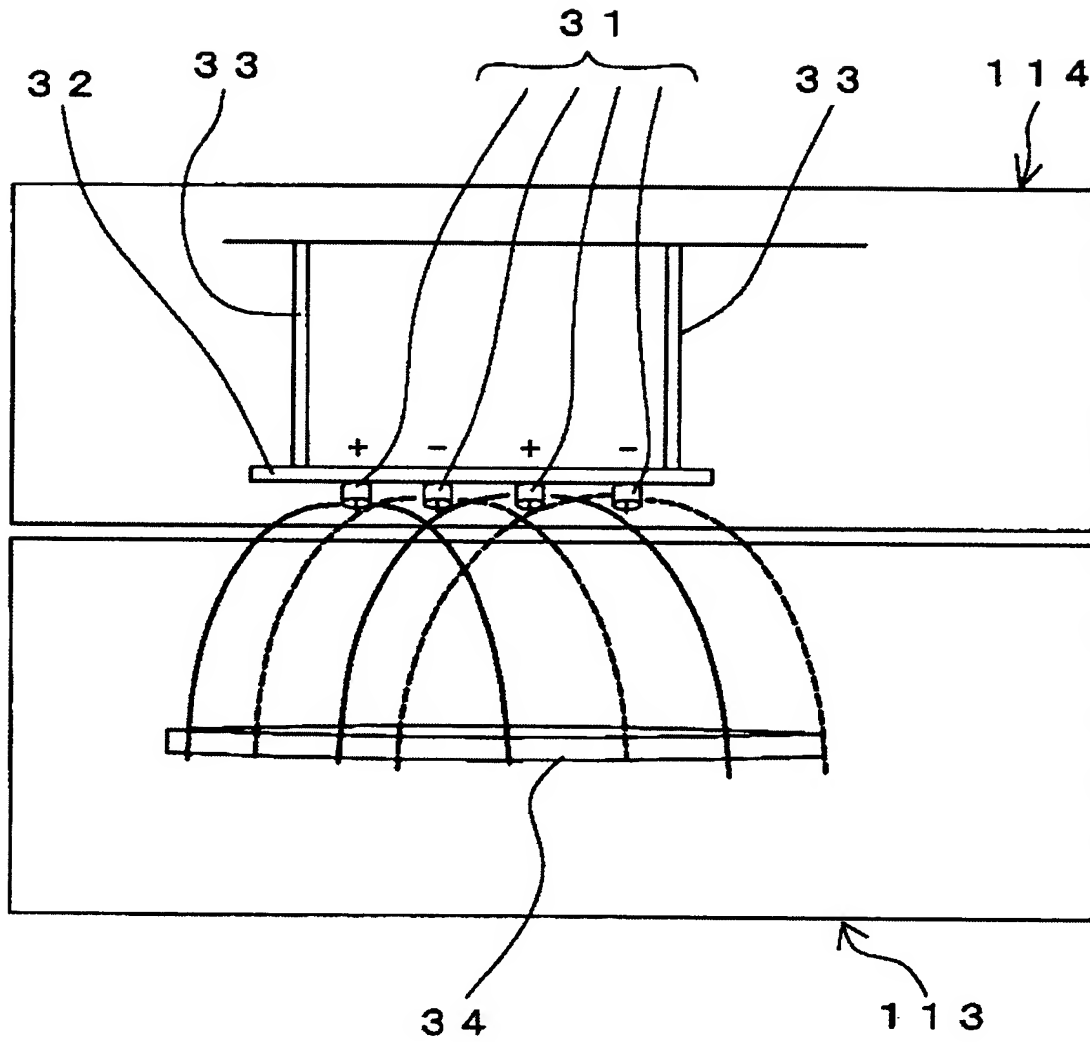
- 1 スパッタ装置
- 1 0 真空容器部
- 1 1 搬送部
- 1 2 圧力緩衝部
- 1 3 プロセスチャンバ
- 1 1 4 イオナイザ
- 1 2 4 帯電手段

【書類名】 図面

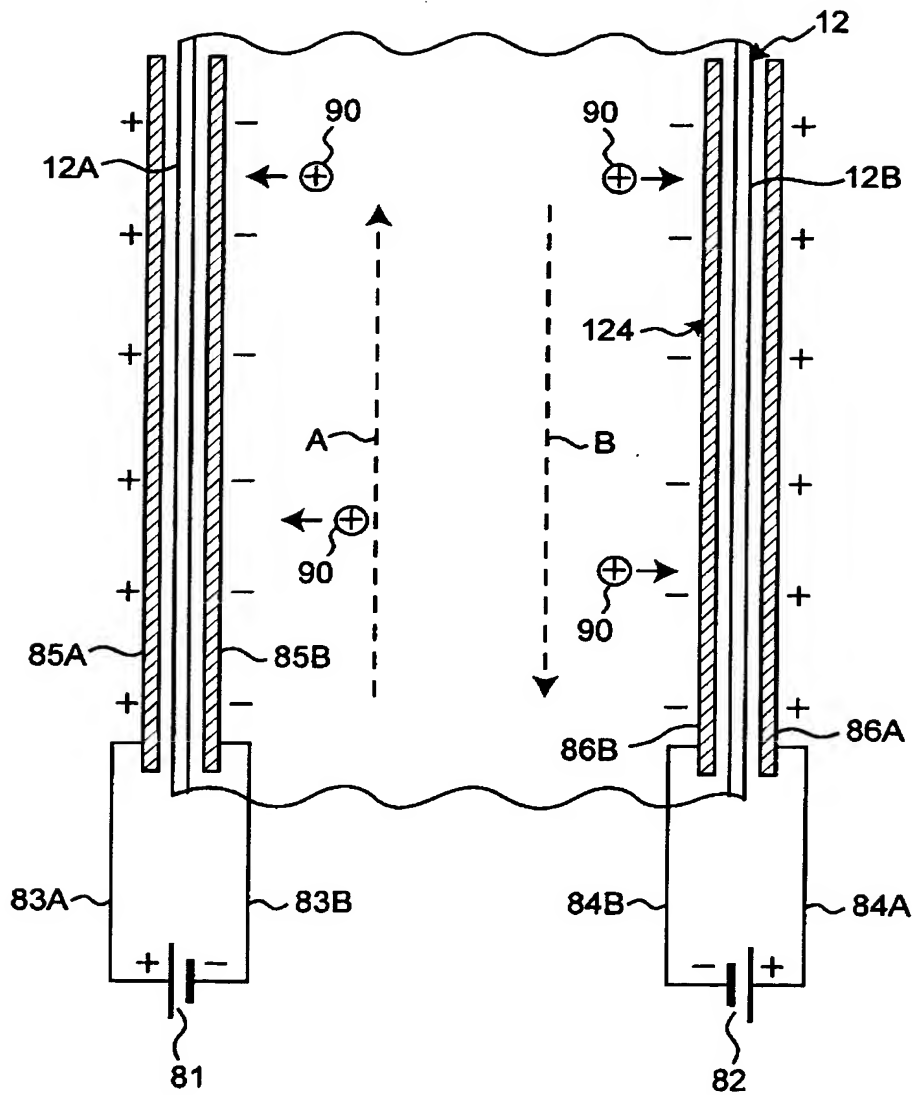
【図 1】



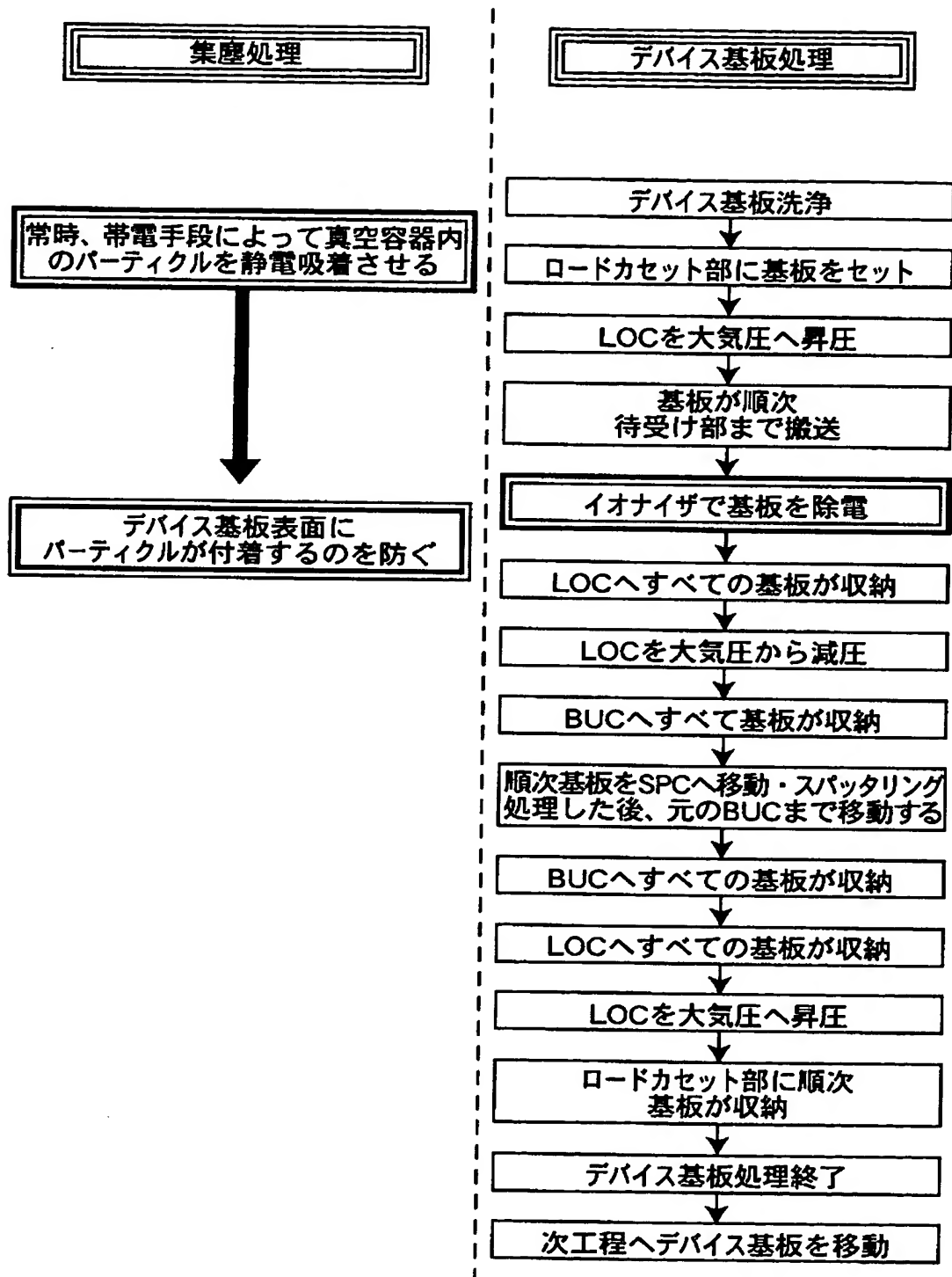
【図2】



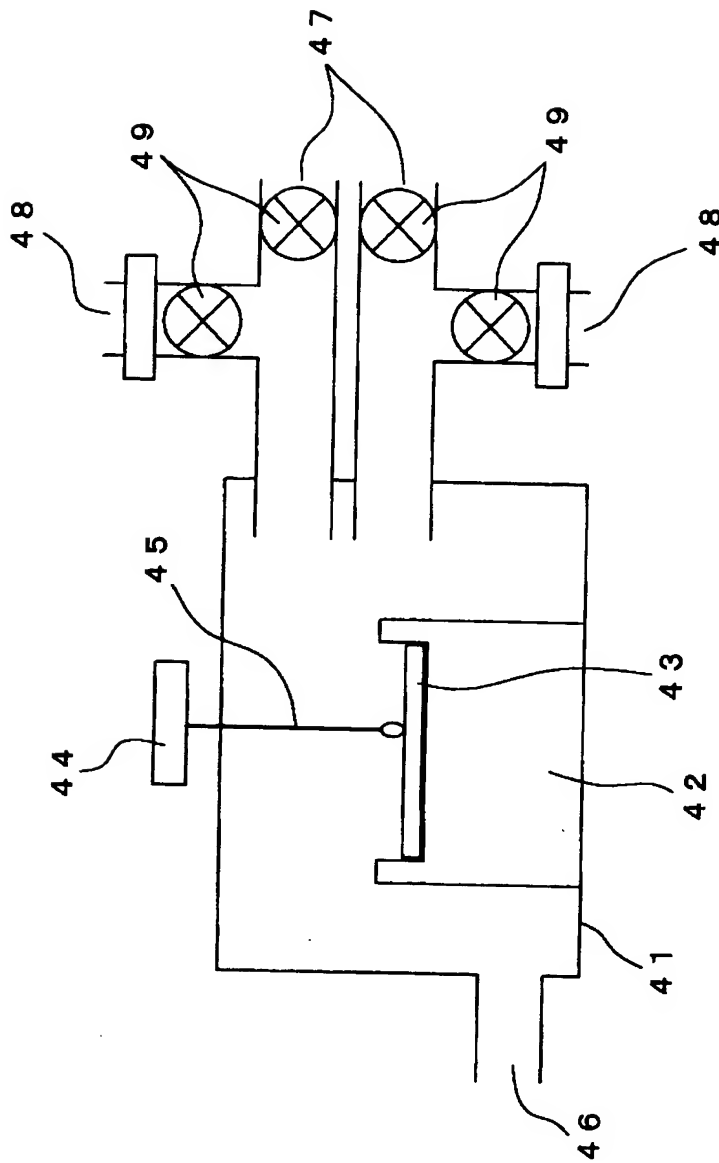
【図 3】



【図 4】



【図5】



【書類名】 要約書

【要約】

【課題】 処理装置の稼働率の低下を生ずることなく、真空容器部内のパーティクルを効果的に除去でき、しかも簡単かつ安価に構成できるパーティクル除去装置を提供すること。

【解決手段】 この発明のパーティクル除去装置は、大気中にある搬送部 11 を通して搬入された基板に対して所定の処理を行う真空容器部 10 を備えた処理装置 1 に設けられる。除電手段 114 は、搬送部 11 の一部を構成する待受け部 113 に設けられ、基板の表面に生じた電荷を中性化する。帯電手段 124 は、真空容器部 10 に設けられ、この真空容器部 10 の内部に存在するパーティクルを静電気力によって吸着する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日
[変更理由] 新規登録
住 所 大阪府大阪市阿倍野区長池町22番22号
氏 名 シャープ株式会社